





## MACHINE TRANSLATION FEEDBACK FORM

Please fill out this form after reviewing your machine translation and return to Translations Branch, STIC, CP3/4. This information will help us determine the effectiveness of providing machine translations.

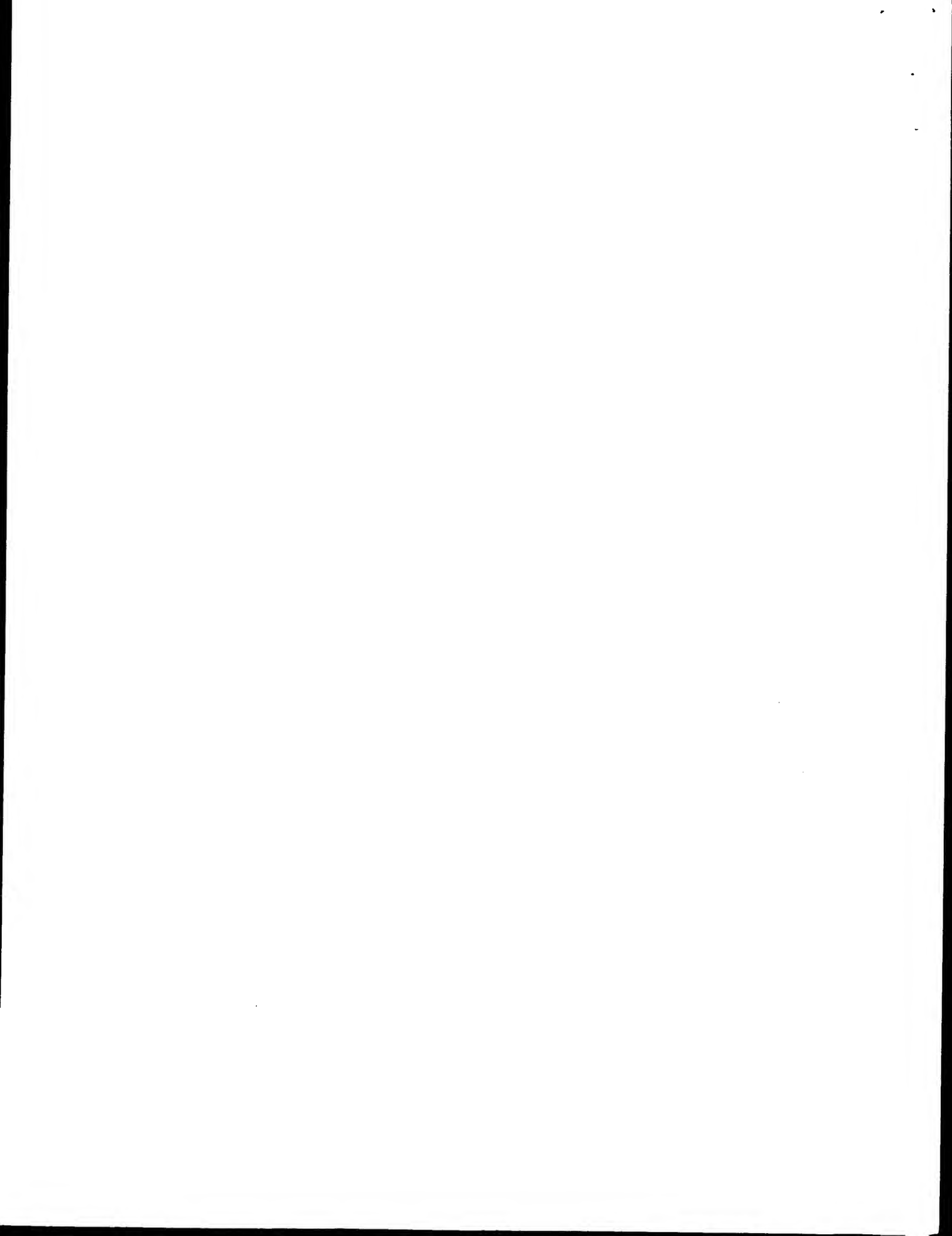
Filling out this form is entirely voluntary, and all information will be used solely by the Translations Branch for information purposes.

1. How much time did you spend reviewing the machine translation?

2. Did you find what you were looking for in the machine translation, or did you also request an oral translation for clarification?

3. Did you find that having a machine translation saved you time?

4. Please provide any other comments or suggestions.



**STIC Translations Branch is now offering Machine Translated  
Japanese Patent Documents to all Technology Centers**

- The advantage of machine translation is faster turnaround time and lower costs.
- Presently, machine translation is available for Japanese Unexamined A (Kokai) documents 1993 onward and Japanese Patent B documents 1994 and onwards.
- **When submitting your request for a Japanese document, it is important to clearly indicate if the requested document is an A or B document because the Japanese patent system reuses patent numbers.**
- The vendor is supplying machine translations which have been reviewed by language and art area experts. However, at times, the sentence structure and syntax of machine translations can be awkward. When in doubt, please call one of the STIC Japanese translators for clarification. Their contact information is included here.
- We will continue to check if an English-language equivalent is available prior to processing a request and encourage using it, when possible.
- The attachments below provide additional information about the process and the service.
- **Unless otherwise indicated, STIC will process requests from alt TC's which meet these guidelines, as machine translation requests.**

We welcome your feedback; included is an evaluation form which can be dropped off at the Translations Branch, or e-mailed to STIC-Translations Box.

John Graham  
Branch Chief  
Translations

Arti Shah  
Division Chief  
STIC

Kristin Vajs  
Director  
STIC

**Attachments:**

**-Request Form:**

**-Machine Translation Information/Background:**

**-Internet Sites as Sources for Translations:**

Note: Unexamined Japanese A (Kokai) documents can be viewed for free at the Japanese Web site: [http://www.ipdl.jpo-miti.go.jp/homepg\\_e.ipdl](http://www.ipdl.jpo-miti.go.jp/homepg_e.ipdl). The translations are raw machine translations.

**- Evaluation Form:**

**Translation Staff Information:**

JOHN R. GRAHAM-Supervisor	- Room 103 - 308-3293
AKIKO SMITH	- Room 108 - 308-3244
JOHN M. KOYTCHIEFF	- Room 106 - 308-1185
MARTHA WITEBSKY	- Room 104 - 308-3282
STEVEN SPAR	- Room 105 - 308-3281
MATTHEW ALT	- Room 109 - 305-3530
CHISATO MOROHASHI	- Room 107 - 308-3279



## **Guidelines for Use of Machine Translations of Japanese Patents**

Machine translations are an excellent, cost effective, rapid way of determining the information presented in a patent and identifying patents which are relevant. It is the quickest way to determine the essence of a particular foreign language document, i.e. "gisting". Machine translation is often used as a tool to aid human indexers by saving time spent in terminology lookups.

Approximately 27% of the requests for translation received in STIC are for Japanese patents from 1993 onwards. A few vendors have started offering machine translation of Japanese patent documents. The pilot indicated this type of service can play a role in helping examiners determine the basic information in Japanese patent.

Machine translation will help control translation costs, will improve the timeliness of translations, and in most cases provide an adequate product. Some machine translated patents or parts of patents will require human oral or written translation at a later point.

The following information is provided as background. Please keep these points in mind when using machine translations.

- When one has numerous Japanese documents submitted by an applicant, the MT product may prove sufficient to determine the basic information when the examiner considers it necessary to do so. Machine translation is good for determining if certain concepts or words appear in the patent and in providing an overall look at the content of the patent. STIC does not recommend its use in a court of law, unless consultation with a STIC translator has taken place.
- The meanings of words can be context-bound and the syntax is not always clear in machine translated text. The translated sentence structure may be confusing to interpret. The qualities of translations are good from the standpoint of terminology; grammar is often weak, but improving. When in doubt, a translator should be contacted. When a response to a rejection raises questions about the content of a foreign reference, the examiner should obtain at least a partial written translation of the portions in question.
- Any portion of a reference relied upon for a final rejection or appeal should be confirmed by a human translator, even if it is only a confirmation by a human translator of the accuracy of the MT translation. The confirmed translation of a disputed portion should preferably be included in the next office action.
- We will be using Human Assisted Machine Translations (MATS). MATS are an automated translation of text, using complex technology, from one natural language to another, by a computer. The translation is reviewed by human translators. The MAT gives a quick idea of the content of the patent document, is cost effective and offers a quicker turnaround. The pilot vendor, Derwent promises 5-day turnaround time from the point their Japanese Office receives the request. STIC monitors their performance. Requests are transmitted to the Derwent US office by STIC after initial processing.
- The format of the machine translated documents provided -two columns of the original Japanese text and the English translation-is designed to facilitate the accurate selection of content for follow-up custom translation.





[Home](#) | [Index](#) | [Resources](#) | [Contacts](#) | [Internet](#) | [Search](#)[NPL Virtual Library](#) > [Translation Services](#) > [Internet Translation Tools](#) | [Patents Home](#) | [Site Feedback](#)[NPL Home](#) | [STIC Catalog](#) | [Site Guide](#) | [EIC](#) | [Automation Training/ITRPs](#) | [Contact Us](#) | [STIC Staff](#) | [FAQ](#) | [Firewall Authentication](#)

## Internet Translation Tools

There are many tools available over the Internet which may be useful to you when you need a quick answer to the meaning of a particular word or phrase in a foreign language. Below you will find a list of Internet sites that are used as additional tools by some of the STIC translators and may be useful to you. However, caution should be exercised when using any of these tools. The specific subject matter and context in which a given term or expression is used will frequently determine how it should be translated into English. Most online dictionaries do not provide an adequate number of alternative translations for a given term or subject matter-specific examples of usage.

For technical translations for various languages:  
<http://europa.eu.int/eurodicautom/login.jsp>

For non-technical terminology use:  
<http://www.logos.it/dictionary>

A good source for multi-lingual glossary links with emphasis on German:  
<http://www.jump.net/~fdietz/glossary.htm>

For German, French, Spanish, Portuguese and Italian:  
<http://babelfish.altavista.com>

Another site for raw Machine Translations of Japanese Patents:  
[http://www.ipdl.jpo.go.jp/homepg\\_e.ipdl](http://www.ipdl.jpo.go.jp/homepg_e.ipdl)

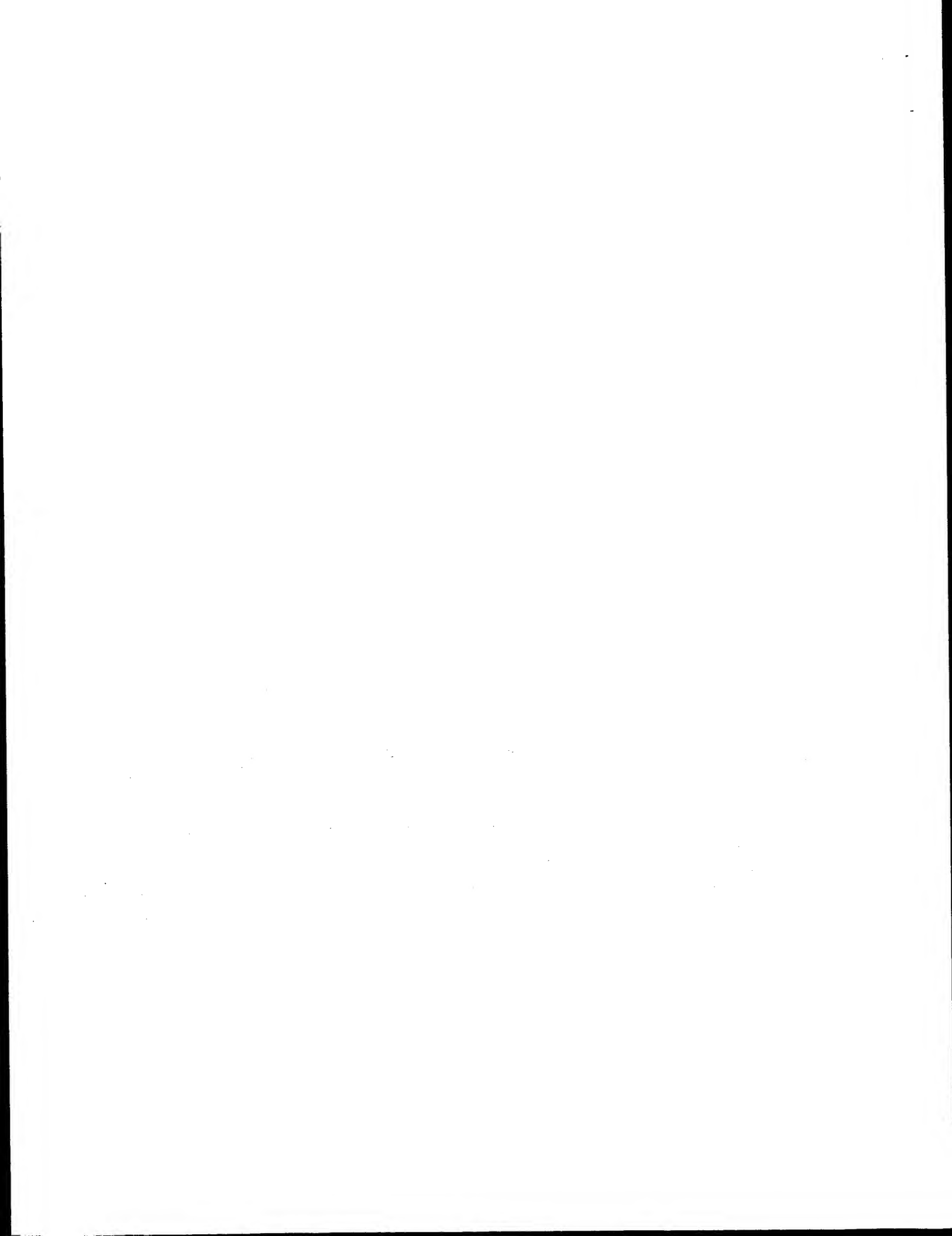
Additional sites include:  
<http://translator.dictionary.com/text.html>  
<http://www.facstaff.bucknell.edu/rbeard/diction.html>

If you have any questions about this information, feel free to call the Translations Branch at 308-0881 or one of the translators on staff. To see a list of the translators, their background and experience as well as their phone numbers and location, [click here](#).

Submit suggestions to [John Graham](#).

[Intranet Home](#) | [Index](#) | [Resources](#) | [Contacts](#) | [Internet](#) | [Search](#) | [Firewall](#) | [Web Services](#)

Last Modified: Monday, December 17, 2001 14:26:04





DEUTSCHES  
PATENTAMT

12 Übersetzung der  
europäischen Patentschrift

87 EP 0 254 691 B1

10 DE 37 86 203 T 2

51 Int. Cl.<sup>5</sup>:  
G 11 C 29/00  
G 01 R 31/28

21 Deutsches Aktenzeichen: 37 86 203.0  
86 Europäisches Aktenzeichen: 87 830 271.0  
86 Europäischer Anmeldetag: 15. 7. 87  
87 Erstveröffentlichung durch das EPA: 27. 1. 88  
87 Veröffentlichungstag  
der Patenterteilung beim EPA: 16. 6. 93  
47 Veröffentlichungstag im Patentblatt: 23. 9. 93

fr  
09/915984

DE 37 86 203 T 2

30 Unionspriorität: 32 33 31

22.07.86 IT 8363386

73 Patentinhaber:

SGS-Thomson Microelectronics S.r.l., Agrate  
Brianza, Mailand/Milano, IT

74 Vertreter:

Klunker, H., Dipl.-Ing. Dr.rer.nat.; Schmitt-Nilson, G.,  
Dipl.-Ing. Dr.-Ing.; Hirsch, P., Dipl.-Ing.,  
Pat.-Anwälte, 80797 München

84 Benannte Vertragsstaaten:

DE, FR, GB, NL

72 Erfinder:

Cozzi, Lucio, I-20041 Agrate Brianza, IT

54 Verfahren und Apparat zum Testen von EPROM-Halbleitern während des Einbrennvorgangs.

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patentamt inhaltlich nicht geprüft.

DE 37 86 203 T 2

Die vorliegende Erfindung bezieht sich allgemein auf Herstellungsmethoden für integrierte Schaltungen, insbesondere auf die Qualitätssicherungsprozeduren, die, eingefügt in den Herstellungsablauf, in vieler Hinsicht als integraler Bestandteil des Herstellungsprozesses selbst betrachtet werden können.

Speziell betrifft die vorliegende Erfindung eine Vorrichtung und ein Verfahren zum Prüfen der Funktionen und parametrischen Kennwerte von integrierten Schaltungen, insbesondere von integrierten Schaltungen, die Abschnitte eines Nur-Lese-EPROM-Speichers (Abkürzung für Erasable Programmable Read-Only Memory) beinhalten.

Die Qualität und die Zuverlässigkeit von Halbleiterbauelementen basiert neben der beim Fertigungsprozeß zur Anwendung gelangenden Technologie auf einer Reihe von Prüfungen, denen das Produkt unterzogen wird, bevor es an den Anwender ausgeliefert wird.

Eine der Prüfungen, die als eine der schwerwiegendsten betrachtet wird, besteht darin, die Bauelemente besonders hohen Temperaturen auszusetzen, die typischerweise zwischen 85°C und 150°C liegen, um innerhalb einer Population von Halbleiterbauelementen die Fälle von Frühausfällen zu beschleunigen. Diese Prüfung, unter den Fachleuten auf diesem Gebiet auch als "Burn-In" bekannt, dient dem Ziel, das Versagen von solchen Bauelementen zu provozieren oder anderweitig zu stimulieren, die während des Fertigungsprozesses und/oder während der Handhabung von gewissen Mängeln befallen wurden, und deren Aufbau somit einige mit Unsicherheiten behaftete Elemente enthält.

Da es die Burn-In-Behandlung erfordert, daß Tausende von Bauelementen in parallele Fassungen eingesteckt werden, die auf geeigneten Karten montiert sind, die sich dazu eignen, für eine beträchtliche Anzahl von Stunden in eine Wärmebehandlungskammer eingeführt zu werden, ist es aus wirtschaftlichen Gründen wünschenswert, eine Reihe von Funktionsprüfungen der Bauelemente während deren "Gefangenschaft" in der Burn-In-Kammer durchzuführen. Dieses Bedürfnis wurde noch verstärkt,

PATENTANSPRÜCHE

1. Vorrichtung zur Funktionsprüfung und zum Bestimmen der Kennwerte von EPROM-Halbleiterbauelementen während der Burn-In-Wärmebehandlung, mit einer Einrichtung zum Löschen der EPROM-Bauelemente durch Bestrahlen mit UV-Licht, mit einer Einrichtung zum Programmieren der EPROMs, mit einer Einrichtung zum Verifizieren der Programmierung der EPROMs, mit einer Einrichtung zum Durchführen des Burn-Ins der programmierten Bauelemente, mit einer Einrichtung zum Verifizieren des Haltens der programmierten Daten, mit einer Einrichtung zum Messen der parametrischen (DC) und der dynamischen (TAC) Kennwerte der Bauelemente, und mit einer Einrichtung zum Klassifizieren und Handhaben der einzelnen Bauelemente, umfassend:
- a) Mindestens eine Burn-In-Kammer (3), die zumindest an einer Wand mit mehreren Schlitten (9, 10) versehen ist, die automatische Schließmittel (12a, 12b) aufweisen und zur Aufnahme einer Karte (7, 8) geeignet sind;
- b) eine Mehrzahl erster Karten (7) zur Aufnahme der zu prüfenden Bauelemente (17), wobei jede der ersten Karten einen ersten Teil (16) aufweist, der mit mehreren parallel geschalteten Buchsen zum Einstecken der Bauelemente (17) ausgestattet ist, und einen zweiten Teil (18) aufweist, der einen Mikroprozessor enthält, wobei ein in die Schlitten passender Kuppelkörper (19) zwischen dem ersten Teil (16) und dem zweiten Teil (18) jeder der ersten Karten (7) vorhanden ist und der zweite Teil (18) der ersten Karten (7) nach Einsetzen der Karte in einen der Schlitten (9) außerhalb der Kammer (3) verbleibt;
- c) eine Mehrzahl zweiter Karten (8), die mindestens eine UV-Lampe (22) enthalten, wobei jede der zweiten Karten einen mit

mindestens einer UV-Lampe (22) versehenen ersten Teil (21) und einen Schalt- und Stromversorgungsmittel für die Lampe enthaltenden zweiten Teil (23) aufweist, wobei ein in geeigneter Weise in die Schlitze (10) passender Koppelkörper (19) zwischen zwei Teilen (21, 23) jeder von den zweiten Karten (8) vorhanden ist, der zweite Teil (23) jeder der zweiten Karten (8) nach dem Einsetzen der Karte (8) in einen der Schlitze (10) außerhalb der Kammer (3) verbleibt;

d) eine zentrale Verarbeitungseinheit (CPU) (4) des Systems, welche mit dem Mikroprozessor jeder der ersten Karten (7) zur Aufnahme der zu prüfenden Bauelemente sowie mit den Schaltmitteln jeder der zweiten Karten (8), die mindestens eine UV-Lampe (22) enthalten, verbunden ist;

wobei jede der UV-Lampen enthaltenden zweiten Karten (8) funktionell zwischen zwei der ersten Karten (7) zur Aufnahme der zu prüfenden Bauelemente liegt; und

die Mikroprozessoren die Ausführung der folgenden Operationen mit den Bauelementen festlegen: Programmieren, Verifizieren der Programmierung, Verifizieren des Haltens der programmierten Daten, Klassifizierung der Bauelemente hinsichtlich Qualität und Identifizierung der Bauelemente unter Steuerung der zentralen Verarbeitungseinheit des Systems, welche das Schalten der UV-Lampen für Löschvorgänge koordiniert.

2. Vorrichtung nach Anspruch 1, bei der die Schlitze (9, 10) zum Einsetzen der ersten und der zweiten Karten (7, 8) durch eine Wand (13) der Burn-In-Kammer (3) mittels eines Rahmens (11) aus Isoliermaterial definiert sind, welcher eine Mittelöffnung (9, 10) mit im wesentlichen rechteckigem Querschnitt und Verjüngung über die Dicke der Wand (13) der Kammer (3) aufweist, um eine Öffnung in Form eines Pyramidenstumpfs mit rechtwinkliger Basis zu bilden, wobei die Hauptbasis des Pyramidenstumpfs der äußeren Oberfläche (14) der Wand (13) entspricht.

- 5           3.   Vorrichtung nach Anspruch 2, bei dem die Schlitze (9, 10) mit individuellen automatischen Mitteln (12a, 12b) zum Verschließen des Schlitzes bei Fehlen einer in den Schlitz selbst eingeführten Karte aufweisen.
- 10           4.   Vorrichtung nach Anspruch 1, bei der die ersten und zweiten Karten (7, 8) mit einem zentralen Kuppelkörper (19) ausgestattet sind, der die Form eines Pyramidenstumpf-Steckers besitzt und zu der Form der Öffnung der Schlitze (9,10) paßt.
- 15           5.   Vorrichtung nach Anspruch 1, bei der der Mikroprozessor, welcher in dem zweiten Teil (18) der ersten Karten (7) zur Aufnahme der zu prüfenden Bauelemente (17), welcher nach dem Einschieben der Karte (7) in einen der Schlitze (9) außerhalb der Burn-In-Kammer (3) verbleibt, untergebracht ist, eine Steuereinheit, einen Nur-Lese-Speicher, einen Schreib-Lese-Speicher und Eingabe- und Ausgabe-Schnittstellenstufen aufweist.
- 20           6.   Vorrichtung nach Anspruch 1, bei der die ersten Karten (7) zur Aufnahme der Bauelemente (17) über die Schlitze (9) einer Vorderwand (13) der Kammer (3) in das Innere der Burn-In-Kammer (3) eingeführt werden, und die UV-Lampen (22) tragenden zweiten Karten (8) über die Schlitze (10) einer Rückwand (13') der Kammer (3) in das Innere der Burn-In-Kammer (3) eingeführt werden.
- 25           7.   Verfahren zur Funktionsprüfung und zum Bestimmen der Kennwerte von EPROM-Halbleiterbauelementen während einer Burn-In-Wärmebehandlung, umfassend die folgenden Schritte:
- 30           A)   Programmieren einer Musters "alles 0" der Zellen der EPROM-Bauelemente, wenn diese von den Fertigungsstraßen übernommen werden;

- B) Einbringen der Bauelemente in Rohre und Lagern bei einer Temperatur gleich oder größer 170°C während mindestens 72 Stunden;
- 5 C) Automatisches Bestücken einzelner Bauelemente aus den Rohren auf mit geeigneten Fassungen versehene Karten; Verifizieren der Gültigkeit der während des Schritts A) programmierten Daten und automatisches Zurückweisen von ungültigen Bauelementen;
- 10 D) dynamische Burn-In-Behandlung bei einer Temperatur von gleich oder größer 125°C, durchgeführt in einer Burn-In-Kammer, und Unterziehen der in die auf den Karten befindlichen Fassungen eingesteckten Bauelemente folgenden Prüfungen unter der Steuerung eines Karten-Mikroprozessors ohne Entfernung der Karten aus der Burn-In-Kammer:
- 15
- i) Verifizieren des Zustands "null" sämtlicher EPROM-Zellen;
- 20
- ii) Löschen mit Hilfe von UV-Lampen tragenden Karten, die mit den bauelementtragenden Karten im Inneren der Burn-In-Kammer verkämmt angeordnet sind;
- 25
- iii) Programmieren eines Testmusters;
- iv) Verifizierung des Testmusters;
- 30
- v) Wiederholen der Schritte ii), iii) und iv) für eine Anzahl "n" verschiedener Testmuster;
- vi) Klassifizierung der einzelnen Bauelemente nach Maßgabe spezieller Qualitätsklassen;
- 35
- vii) Programmieren eines speziellen Testmusters für nachfolgende Prüfung;



5 E) Automatisches Ziehen der Bauelemente aus den Fassungen der Karten und deren Klassifizierung durch automatisches Einbringen der Bauelemente in klassifizierte Rohre nach Maßgabe besonderer Qualitätsabstufungen;

10 F) Prüfen von dynamischen (TAC) Parametern der Bauelemente und weitere Klassifizierung der Bauelemente als Funktion der bestimmten individuellen dynamischen Kennwerte;

G) Stempeln der Bauelemente und abschließendes Löschen der noch in den Speicherzellen befindlichen Daten.

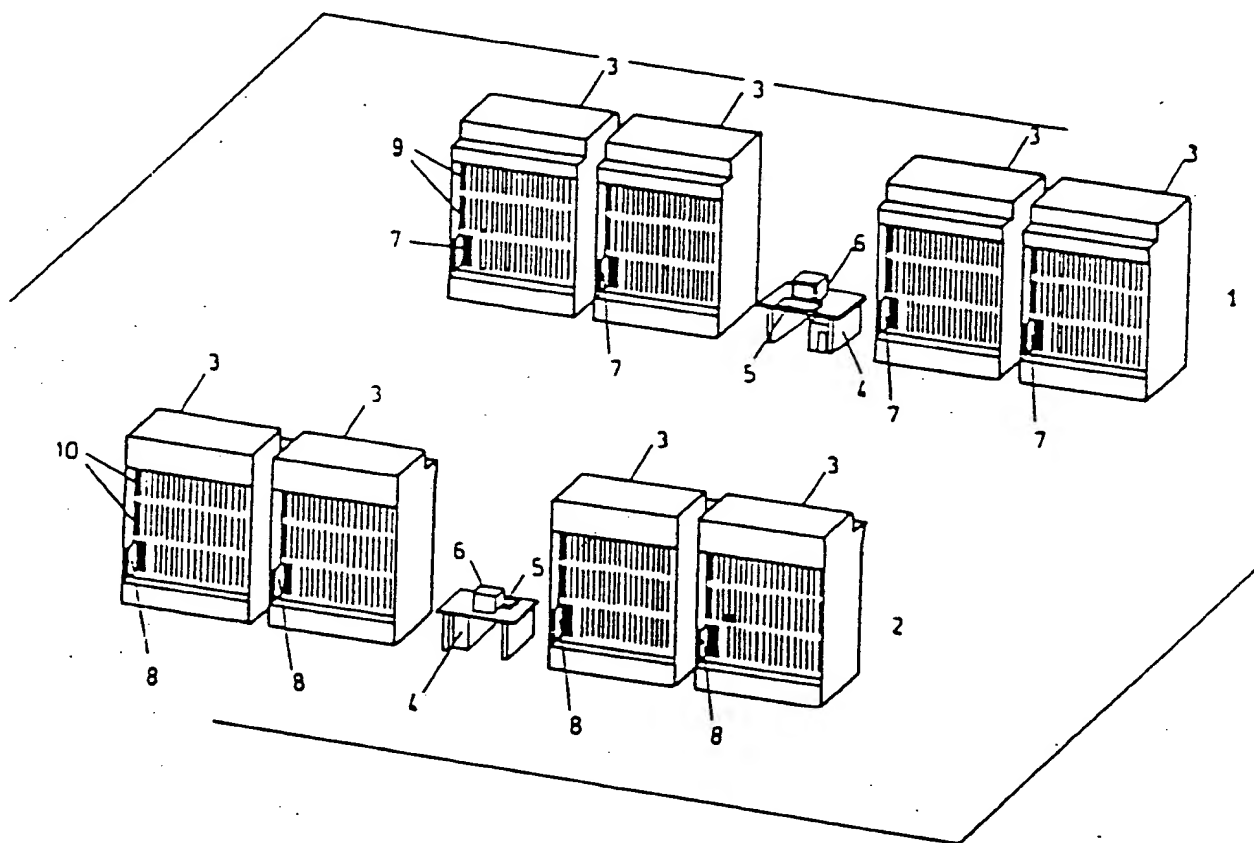


FIG. 1

als Speicher- und Logikbauelemente in zunehmendem Maße dicht und komplex wurden und somit zunehmend längere Prüfzeiten erforderten.

5 Beispielsweise beträgt die Zeit für den Ablauf eines  $N^2$ -Testmusters bei einem typischen 16 K-RAM etwa eine Minute; bei einem 64 K-RAM steigt sie auf etwa 30 Minuten an; und bei einem 256 K-RAM beträgt sie 8 Stunden. Derartige Prüfzeiten lassen sich aber andererseits einfach in solche Zeiten einbauen, die zum Bewirken der Burn-In-Behandlung notwendig sind.

10 Eine angemessene Funktionsprüfung während des Burn-In erfordert eine ausgeklügelte Mustererzeugung und anspruchsvolle Steuer- und Datenverarbeitungsmöglichkeiten. Prüfprogramme müssen unter der Steuerung einer zentralen Verarbeitungseinheit (CPU) stehen, die in der Lage ist, 15 Eingangs- und Ausgangsgrößen der geprüften Bauelemente zu überwachen, um die Gültigkeit der Prüfungen zu verifizieren.

20 Die Möglichkeit, Funktionsprüfungen vorzunehmen, während die Bauelemente auf hohen Temperaturen gehalten werden, wird besonders wichtig im Fall von EPROM-Bauelementen. Tatsächlich ist die Arbeitstemperatur direkt verantwortlich für die Rekombination oder den Verlust von elektrischen Ladungen, die in dem Permanentspeicherelement geladen sind, welches durch einen Aufbau mit "schwimmendem Gate" repräsentiert wird, wobei es sich um den Ort von Daten handelt, die in 25 dem Bauelement durch Injektion einer gewissen elektrischen Ladung in eine solche schwimmende Struktur, das heißt eine von dem Rest der Schaltung vollständig isolierte Struktur programmiert wurden.

30 Je höher die Temperatur, desto höher die Wahrscheinlichkeit, daß in dem schwimmenden Gate gespeicherte Ladungen genügend Energie aufnehmen, um die Potentialbarriere zu überwinden, welche durch die Isolierung gebildet wird, um so aus ihrem zugewiesenen Ort zu verschwinden und damit die dort gespeicherte Information zu modifizieren.

35 Ferner zeigen EPROM-Bauelemente im Gegensatz zu anderen Bauelementen wie beispielsweise Mikroprozessoren und Schreib-/Lesespeichern

(RAM) eine weitere Besonderheit, die für ihre Funktion typisch ist: Sie müssen mit einem spezifischen Inhalt programmiert und dann hinsichtlich ihrer Funktion geprüft werden. Um ihre Funktion mit einem anderen Inhalt zu bestätigen, müssen die selben Bauelemente durch Bestrahlung mit UV(Ultraviolett)-Strahlung etwa 10 - 15 Minuten lang gelöscht werden.

Der Artikel mit der Bezeichnung: "New Testing Strategy: Test During Burn-In" von Carl N. Buck, Microelectronics Manufacturing and Testing, November 1985, Seiten 57 und 58, stellt einen Überblick über die Methode der Durchführung der Abschlußprüfung bei Halbleiterbauelementen während einer Burn-In-Behandlung für verschiedene Kategorien von Bauelementen dar, nämlich SRAMs, DRAMs und EPROMs. Ungeachtet der Versuche, die Handhabung während eines Abschluß-Prüfvorgangs für EPROMs zu vereinheitlichen und zu verringern, verbleibt die Arbeit des wiederholten Bewegens der Prüfkarten, auf der die Bauelemente montiert sind, zu einer Löschstation vor der Neuprogrammierung eines anderen Testmusters, welches während der Burn-In-Behandlung zu prüfen ist.

Die GB-A 2 168 802 offenbart einen Burn-In-Tester unter Verwendung von Karten zur Aufnahme der zu prüfenden Bauelemente, wobei die Karten eine Prüf-Steuerlogik aufweisen. Von jeder Karte wird lediglich derjenige Teil, auf dem die zu prüfenden Bauelemente montiert sind, in die Erwärmungskammer eingeführt, während der die Prüf-Steuerlogik aufweisende Teil außerhalb verbleibt. Dieser bekannte Burn-In-Tester besitzt keine Mittel zum Löschen von EPROMs in der Erwärmungskammer durch Bestrahlen mit UV-Licht.

Dieser Löschvorgang stellt eine starke Belastung in dem Ablauf der letzten Schritte des Produktionsvorgangs dar, welcher auch die Burn-In-Behandlung umfaßt. Nach den herkömmlichen Verfahren ist es notwendig, die Bauelemente aus der Burn-In-Kammer zu entnehmen, um sie der UV-Strahlung auszusetzen, und sie folglich erneut in die Fassungen der Karten einzustecken, die erneut in die Burn-In-Kammern einzuführen sind. Aufgrund dieser Schwierigkeiten wird es üblicherweise bevorzugt, die Burn-In-Prüfung mit einem einzelnen Inhalt der Bauelemente durch-

zuführen (das heißt, mit einem einzelnen in den Bauelementen programmierten Prüfmuster), was eine offensichtliche Verschlechterung der qualitativen Zielsetzungen der Prüfung selbst darstellt.

5 Es ist das Ziel der vorliegenden Erfindung, die oben angesprochenen Probleme vollständig zu überwinden und eine vollständige Serie von Funktionsprüfungen bewirken zu können, um den Inhalt der in geeigneter Weise programmierten Speicherzellen zu prüfen, von Prüfungen zur Gewinnung der parametrischen (DC) Kennwerte der Bauelemente, von  
10 dynamischen Prüfungen zum Verifizieren der Zugriffszeit (TAC) und zum Aufzeichnen der Klassifizierung für eine anschließende Markierung der Bauelemente während deren Verweilzeit im Inneren der Burn-In-Kammer zu schaffen, um auf diese Weise derartige Prüfungen mit der thermischen Burn-In-Behandlung selbst zusammenzufassen. Dieses Ziel  
15 wird erreicht durch eine Vorrichtung gemäß Anspruch 1 und durch ein Verfahren gemäß Anspruch 7.

Die Erfindung, ihre verschiedenen Aspekte und Vorteile verstehen sich leichter durch die folgende, lediglich beispielhafte und nicht-  
20 beschränkende charakteraufweisende Beschreibung einer bevorzugten Ausführungsform der Erfindung, dargestellt anhand einer Reihe beigefügter Zeichnungen. Es zeigen:

25 **Fig. 1** eine perspektivische Ansicht von zwei integrierten Burn-In-Funktionsprüf-AC- und -DC-Parameter-Prüfsystemen für EPROM-Halbleiterbauelemente gemäß der vorliegenden Erfindung;

30 **Fig. 2** eine vergrößerte Ansicht des Vorderabschnitts eines der Öfen oder der Wärmebehandlungskammern, die in dem erfindungsgemäßen System verwendet werden;

35 **Fig. 3** eine Teil-Schnittansicht eines der "Fenster" oder Schlitze in der Vorder- und Rückwand der Öfen zum Einführen von Karten, welche die zu prüfenden Bauelemente enthalten;

Fig. 4 eine schematische, perspektivische Ansicht einer der Karten des Systems;

Fig. 5 eine schematische, perspektivische Ansicht einer der UV-Lampen enthaltenden Karten in dem erfindungsgemäßen System;

Fig. 6 eine schematische und geschnittene Teil-Draufsicht auf einen der in dem erfindungsgemäßen System verwendeten Öfen, wobei die Anordnung verschiedener Karten im Inneren des Ofens dargestellt ist;

Fig. 7 ein funktionelles Flußdiagramm des erfindungsgemäßen Verfahrens.

Fig. 1 zeigt den allgemeinen Aufbau des Systems nach der Erfindung. In Fig. 1 sind allgemein mit 1 bzw. 2 bezeichnete, im wesentlichen identische, gesonderte Systeme dargestellt. Jedes gesonderte System besitzt eine geeignete Konsole 4, die einer CPU zugeordnet ist und eine Tastatur 5 sowie einen Monitor 6 enthält. Jedes System umfaßt einen oder mehrere Öfen 3, die mit Heizmitteln sowie mit Mitteln zum Steuern der Temperatur im Inneren der Ofenkammer, vorzugsweise unter Steuerung seitens der CPU, ausgestattet sind. In mindestens einer Wand, vorzugsweise in zwei einander gegenüberliegenden Wänden jedes Ofens, gibt es eine Reihe von "Fenstern" oder Schlitzten, die individuell mit einer Schließeinrichtung ausgestattet sind. Die in der Vorderwand der in Fig. 1 gezeigten Öfen 3 vorhandenen Fenster sind mit 9 bezeichnet, während die Fenster in der Rückwand der Öfen mit 10 bezeichnet sind. Derartige Fenster oder Schlitzte 9 und 10 ermöglichen das Einschieben von einer entsprechenden Anzahl von Karten 7 und 8 in das Innere des Ofens 3.

Die vergrößerte Darstellung eines einzelnen Ofens 3 in Fig. 2 gestattet die detailliertere Betrachtung der Anordnung derartiger Fenster 9 auf der Vorderseite des Ofens 3 sowie einer Karte 7, die in einen dieser Schlitzte eingeschoben ist.

Fig. 3 zeigt den Aufbau jedes der Fenster 9 oder 10. Jedes Fenster oder jeder Schlitz ist durch die isolierende Wand des Ofens 13 hindurch gebildet mit Hilfe eines Rahmens 11, der in eine durch die Wand 13 geschnittene geeignete Öffnung eingepaßt ist und eine Öffnung oder eine zentrale Aufnahme mit im wesentlichen rechtwinkeligem Querschnitt aufweist, die sich verjüngend in Dickenrichtung durch den Rahmen erstreckt, um einen Schlitz mit einem pyramidenstumpfförmigen Durchgang zu bilden, deren Hauptbasisfläche mit der äußeren Fläche 14 des Ofens übereinstimmt, und deren kleinere Basisfläche der Innenfläche 15 der Ofenkammerwand entspricht. Die Schließeinrichtung jedes einzelnen Schlitzes kann in vorteilhafter Weise durch zwei Paare von Klappen 12a und 12b gebildet werden, die in geeigneter Weise schwenkbar gelagert und mit elastischen Rückstellmitteln (zum Beispiel Federn) ausgestattet sind, damit sie sich automatisch schließen, wenn durch den Schlitz keine Karte eingeschoben ist. Selbstverständlich können andere automatische Mittel zum Schließen der Öffnung der Schlitz bei Abwesenheit von dort eingeschobenen Karten für diesen Zweck erdacht und eingesetzt werden.

Vorzugsweise besteht der Rahmen 11 aus einem wärmeisolierenden Material, um zu vermeiden, daß sich zwischen der Innenkammer des Ofens und der räumlichen Umgebung eine Wärmebrücke bildet.

Das System verwendet eine Mehrzahl von Karten 7 mit dem in Fig. 4 dargestellten Aufbau. Eine Karte 7 umfaßt zwei Teile oder Abschnitte; ein erster Teil 16 ist auf seiner einen Seite mit einer Mehrzahl von parallel geschalteten Fassungen versehen, in die eine entsprechende Anzahl von EPROM-Bauelementen 17 eingesteckt werden kann, die einem Burn-In auszusetzen und zu prüfen sind, ein zweiter Teil oder Abschnitt 18 enthält einen Mikroprozessor, der typischerweise durch eine zentrale Verarbeitungseinheit, einen Nur-Lese-Speicher, einen Schreib-/Lese-Speicher sowie Eingangs- und Ausgangs-Schnittstellenstufen (CPU, ROM, RAM, I/O) gebildet wird. Die zwei Teile 16 und 18 sind voneinander durch einen zentralen Körper 19 getrennt, der die Gestalt eines Pyramidenstumpfs mit rechtwinkliger Basis aufweist und in die Mittelöffnung des Rahmens 11 der Fenster 9

paßt. Ein derartiger zentraler Kuppelkörper 19 wird ebenfalls vorzugsweise aus Isolierstoff hergestellt.

5 Die Karte kann zur Verbesserung ihrer Handhabung mit einem Handgriff 20 versehen sein.

10 Nicht dargestellte Mittel zum Verbinden des Mikroprozessors der Karte mit der CPU des Systems sowie mit der Spannungsversorgung sind ebenfalls innerhalb des Abschnitts 18 jeder Karte untergebracht.

15 Der Aufbau des zweiten Kartentyps, der in der Vorrichtung gemäß der Erfindung verwendet wird, ist in Fig. 5 gezeigt. Dieser zweite Kartentyp umfaßt einen Rahmen 21, der in der Lage ist, eine oder vorzugsweise mehrere UV-Lampen 22 aufzunehmen, die funktionsmäßig in entsprechenden, auf dem Rahmen 21 fixierten Fassungen aufgenommen sind.  
20 Ein zentraler Körper 19 in Form eines Pyramidenstumps ähnlich wie bei der in Fig. 4 beschriebenen Systemkarte bildet ein Kopplungsmittel bezüglich der Öffnung der Fenster 10 in der Ofenwand. In demjenigen Teil 23 der Karte, der außerhalb der Ofenkammer verbleibt, wenn die Karte in einen der Schlitze eingeführt ist, befinden sich Stromversorgungs- und Schaltmittel für die UV-Lampen 22 sowie Mittel für die elektrische Verbindung mit dem Rest der Systemschaltung. Auch dieser zweite Kartentyp 8 kann in geeigneter Weise mit einem Handgriff 20 versehen sein.

25 Die relative Anordnung der zwei Kartentypen in dem Ofen, das heißt der die Bauelemente tragenden Karten 7 und der UV-Lampen-Karten 8, ist in Fig. 6 gezeigt.

30 Im wesentlichen ist die relative Anordnung der zwei Kartentypen im Inneren der Ofenkammer derart, daß jede die UV-Lampen tragende Karte 8 zwischen einem Paar von Bauelemente tragenden Karten 7 eingefügt wird, die derart montiert sind, daß sichergestellt ist, daß die auf einer der beiden Seiten jedes Kartenpaares angeordneten Bauelemente  
35 17 den auf der Karte 8 montierten UV-Lampen 22 gegenüberliegen. Vorzugsweise sind die Bauelement-Karten 7 in den Schlitzen der Vor-



derwand 13 der Öfen gelagert, während die UV-Lampen-Karten 8 in geeigneter Weise durch Schlitze der Rückwand 13' der Öfen eingeschoben sind. Wie man leicht in der schematischen Darstellung nach Fig. 6 erkennt, bleiben der Abschnitt 18 der Bauelement-Karten 7, welcher die Mikroprozessoren enthält, und der Abschnitt 23 der UV-Lampen-Karten 8, welcher die Schaltmittel für die Lampen enthält, außerhalb der heißen Kammer des Ofens.

Der in dem externen Abschnitt 18 der Bauelement-Karten 7 enthaltene Mikroprozessor führt unter anderem folgende Funktionen aus:

- A) Er erstellt in geeigneter Weise die den auf der Karte montierten, zu prüfenden EPROM-Bauelementen zugeführten Signale, um die Programmier- und Verifizierungs-Funktionen des Dateninhalts durch Ausführen vorab festgelegter, verschiedener Prüfmuster vorzunehmen; er klassifiziert die Bauelemente nach Qualitätskategorien in Abhängigkeit der geprüften Leistungsfähigkeiten, und er stellt Zurückweisungen fest;
- B) Er bildet eine Schnittstelle zu der CPU des Systems, empfängt von dieser Überwachungsbefehle bezüglich der mit den EPROM-Bauelementen durchzuführenden Operationen, leitet zu der CPU des Systems die Ergebnisse dieser Operationen zurück; diese Informationen werden von der CPU für die anschließende Steuerung des "intelligenten" Abräumens der Bauelemente von den Burn-In-Karten gespeichert.

Die CPU des Systems sorgt auch für das Senden der Einschalt- und Ausschaltsignale für die auf den verschiedenen Karten 8 montierten UV-Lampen, um die Löschvorgänge der in den geprüften EPROM-Bauelementen programmierten Daten während spezieller Phasen des gesamten Burn-In-Zyklus, wie zur funktionellen Prüfung und zur Bestimmung der parametrischen Kennwerte der Bauelemente.

Deshalb führt die CPU des Systems eine allgemeine Überwachungsfunktion des Systems durch, indem sie die ins Auge gefaßte Prüfsequenz

während der Burn-In-Wärmebehandlung festlegt. Die CPU zeichnet während des Prüfvorgangs erzeugte Daten auf und verarbeitet sie, und sie ist imstande, das "intelligente" Abräumen der EPROM-Bauelemente von den Prüfkarten am Ende des Zyklus zu leiten, indem die Tätigkeit des Abräum-"Roboters" geleitet wird, der die Bauelemente einzeln von der Karte abzieht, jedes Bauelement in einen klassifizierten Behälter oder ein Rohr einbringt, abhängig von den erfaßten und aufgezeichneten Leistungsfähigkeiten jedes individuellen Bauelements.

Derartige Prozeduren für die Klassifizierung von EPROM-Bauelementen entsprechend ihrer Qualität sowie derartige Einrichtungen und Prozeduren zur automatischen Handhabung und Auswahl der Bauelemente sind dem auf diesem Gebiet tätigen Techniker bekannt, so daß sie zur Vermeidung einer Überlastung der vorliegenden Beschreibung nicht beschrieben werden, der Leser stattdessen auf die umfangreiche und leicht verfügbare Literatur zu diesem Thema verwiesen wird.

Ein derzeit bevorzugtes Flußdiagramm des Prozessors gemäß der Erfindung ist in Fig. 7 gezeigt. Ein solches Flußdiagramm kann als kennzeichnend für einen End-Produktionsablauf bei der Fertigung von EPROM-Halbleiterbauelementen betrachtet werden.

Die einzelnen Bauelemente, deren Speicherzellen sämtlich auf "null" programmiert sind, und die direkt von den Fertigungsstraßen kommen, ohne daß sie irgendeine Qualitätsprüfung durchlaufen haben, werden in Metallrohre (üblicherweise Aluminiumrohre) eingebracht und 72 Stunden lang in einem Ofen bei 170°C untergebracht.

Die die Bauelemente enthaltenden Rohre werden dann zu einer automatischen Maschine zum Bestücken spezieller Burn-In-Karten des erfindungsgemäßen Systems mit den Bauelementen bewegt. Der Bestückungs-Roboter übernimmt es, die Bauelemente in die auf der Karte befindlichen Fassungen einzustecken, und nach dem Einsteckvorgang verifiziert der Karten-Mikroprozessor das Vorhandensein oder das Fehlen von Kurzschlüssen an den Ausgängen der Bauelemente. Bejahendenfalls wird

das Bauelement sofort aus der Fassung herausgezogen und bei den Ausschußelementen plazierte.

5 Jede Karte wird, vollständig mit Bauelementen bestückt, in den Burn-In-Ofen eingeführt und an die CPU des Systems angeschlossen. Die auf den Karten befindlichen Bauelemente werden dann bei 125°C 24 Stunden lang einer dynamischen Burn-In-Behandlung unterzogen, während welcher Zeit die Bauelemente folgende Prüfungen durchmachen:

- 10 i) Verifizieren, daß sämtliche EPROM-Zellen den Zustand "null" halten;
- ii) Löschen;
- 15 iii) Programmieren eines ersten Prüfmusters;
- iv) Verifizieren des ersten Prüfmusters;
- v) Wiederholen der Schritte iii) und iv) für eine Anzahl "n" verschiedener Prüfmuster;
- 20 vi) Programmieren eines speziellen prüfplatinen Musters, um die EPROM-Bauelemente vorzubereiten für die anschließende dynamische Prüfung zwecks Bestimmung der Zugriffszeit (TAC).
- 25

Die die Bauelemente aufnehmenden Karten werden zu einer automatischen Maschine oder einem automatischen Roboter bewegt, der das Herausziehen der Bauelemente aus den Fassungen der Karten übernimmt und als Funktion der Abstufung oder Klassifizierung, die dem Bauelement zugemessen wurde (abhängig von den Ergebnissen der Prüfungen, denen das Bauelement unterzogen wurde), welche von dem Karten-Mikroprozessor gespeichert worden war, die einzelnen Bauelemente in entsprechend klassifizierten Rohren ablegt.

35

5      Einer automatischen Prüfvorrichtung können unterschiedliche Lose von Bauelementen, die bereits als Funktion ihrer erwiesenen Leistungsfähigkeiten bezüglich der parametrischen Prüfung und funktionellen Prüfung klassifiziert worden sind, zugeführt werden, um die Zugriffszeit (TAC) zu bestimmen und eine weitere Klassifizierung der Bauelemente nach Qualitätsabstufungen vorzunehmen.

Dann werden die Bauelemente gestempelt und gelöscht.

10      An diesem Punkt kann man die Bauelemente als für die Auslieferung fertig betrachten, obschon eine weitere Prüfung der Löschung der Prüfdaten und/oder eine eventuelle zweite Zugriffszeit-Prüfung erfolgen kann.

15      Der beschriebene Ablauf kann selbstverständlich vollständig automatisch vonstatten gehen, indem geeignete Transfereinrichtungen für die Karten und die Rohre zur Verfügung gestellt werden.

20      Der Typ, die Anzahl und das wiederholte Durchlaufen der verschiedenen Prüfungen sowie die Verweilzeiten und die Prüftemperaturen können abweichend von den angegebenen Werten sein, um spezielle Erfordernisse zu erfüllen. In sämtlichen Fällen gestattet die erfindungsgemäße Vorrichtung im wesentlichen das Kombinieren der Burn-In-Prüfung mit dem funktionellen und parametrischen Prüfen von EPROM-Bauelementen, wodurch die Prüfzeiten und die Handhabung der Bauelemente stark reduziert werden, wobei die Durchführung der parametrischen und Funktionsprüfungen der EPROM-Bauelemente möglich ist, während  
25      diese der Burn-In-Behandlung unterzogen werden, so daß ein höheres Maß an Produktzuverlässigkeit gewährleistet wird.

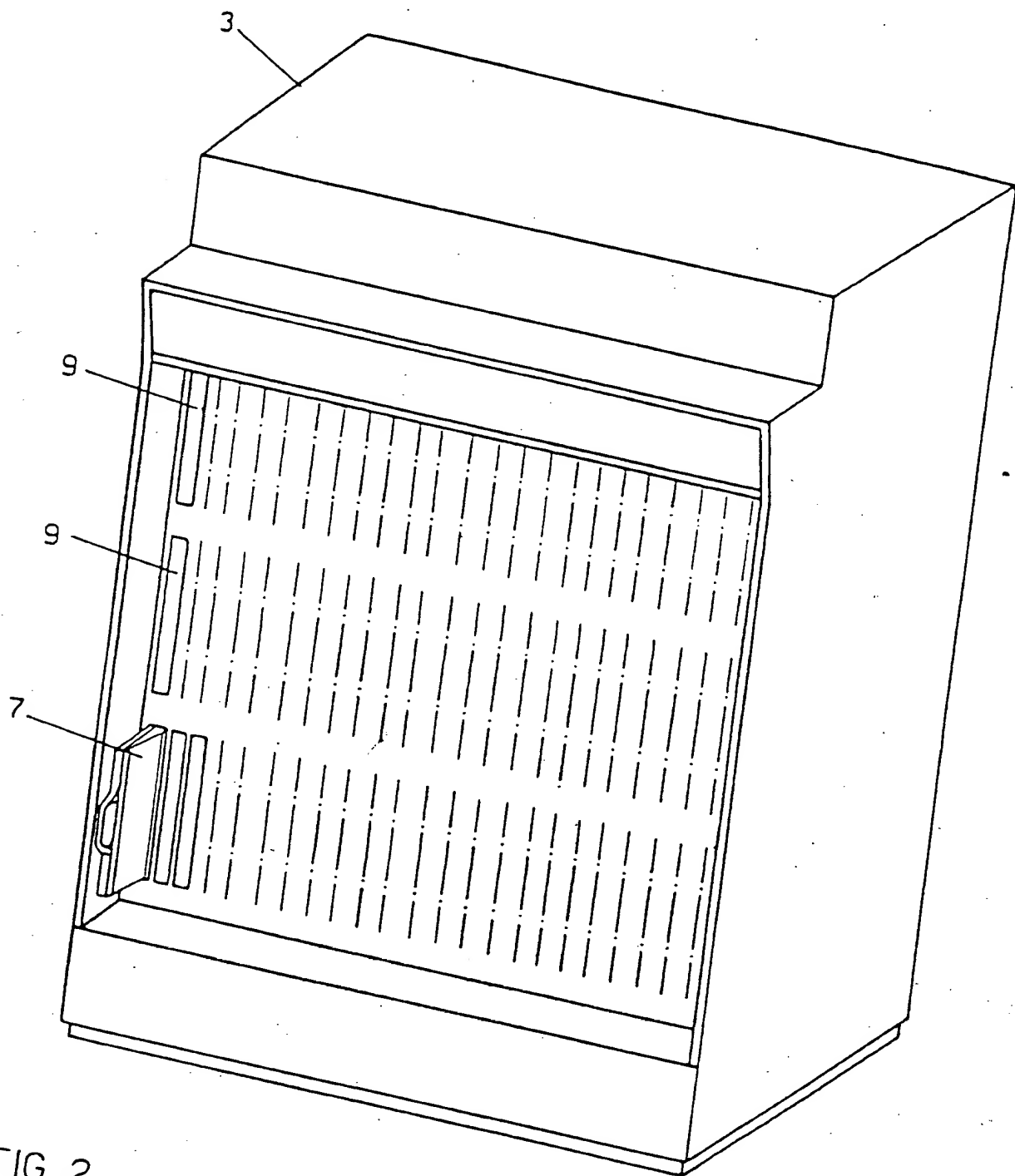


FIG. 2

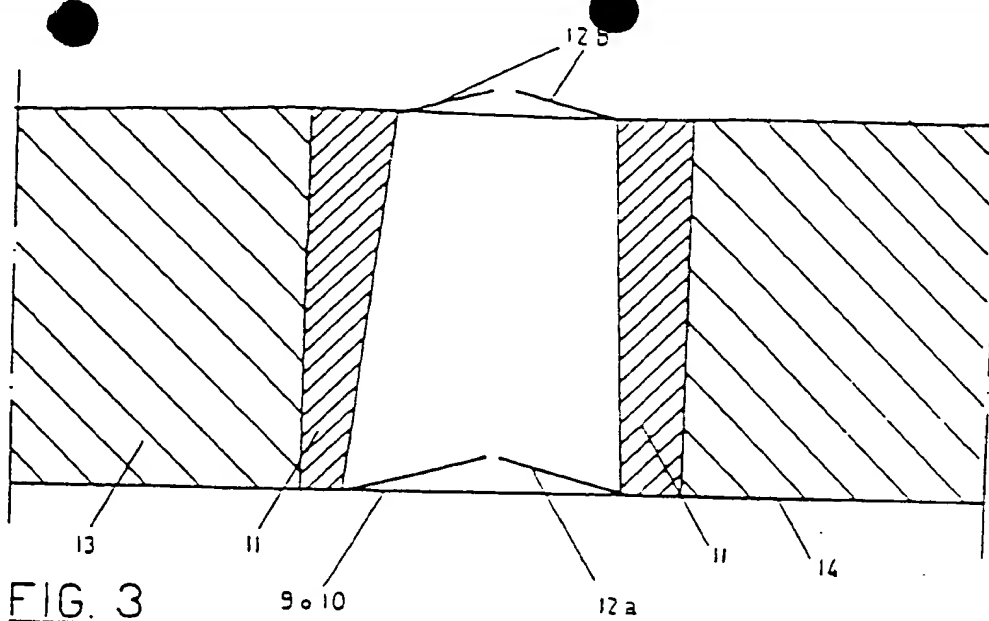


FIG. 3

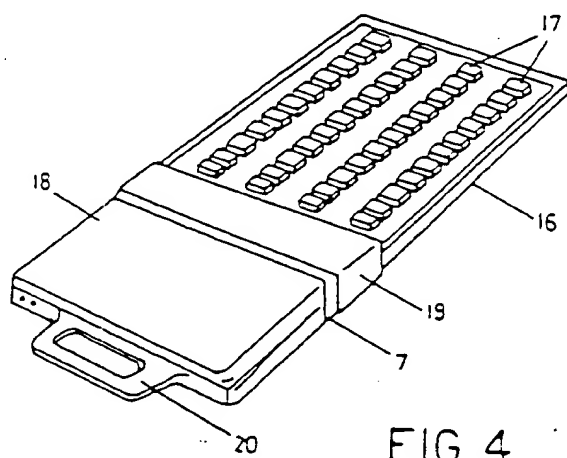


FIG. 4

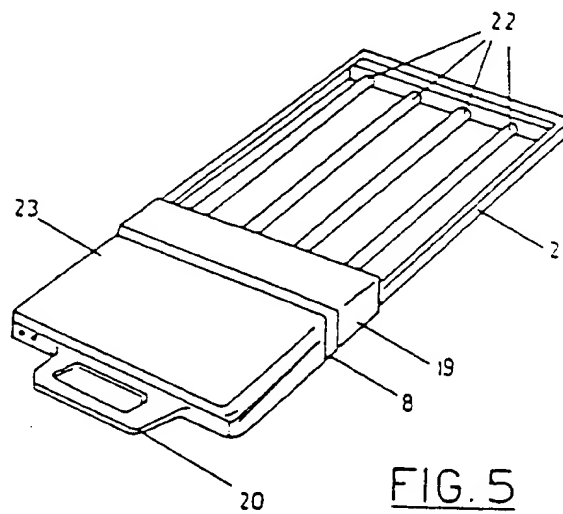


FIG. 5

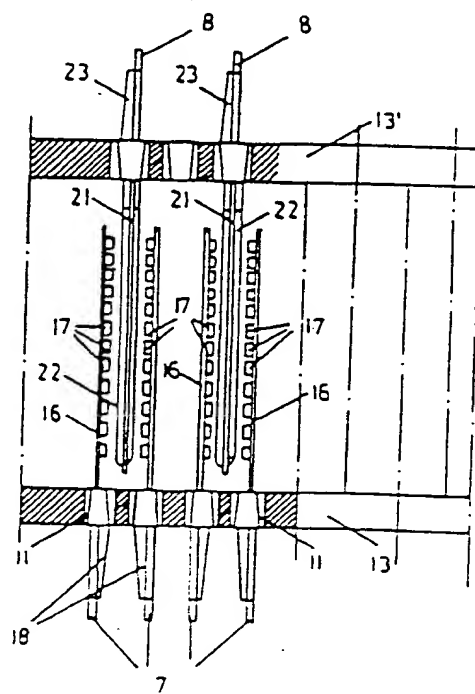


FIG. 6

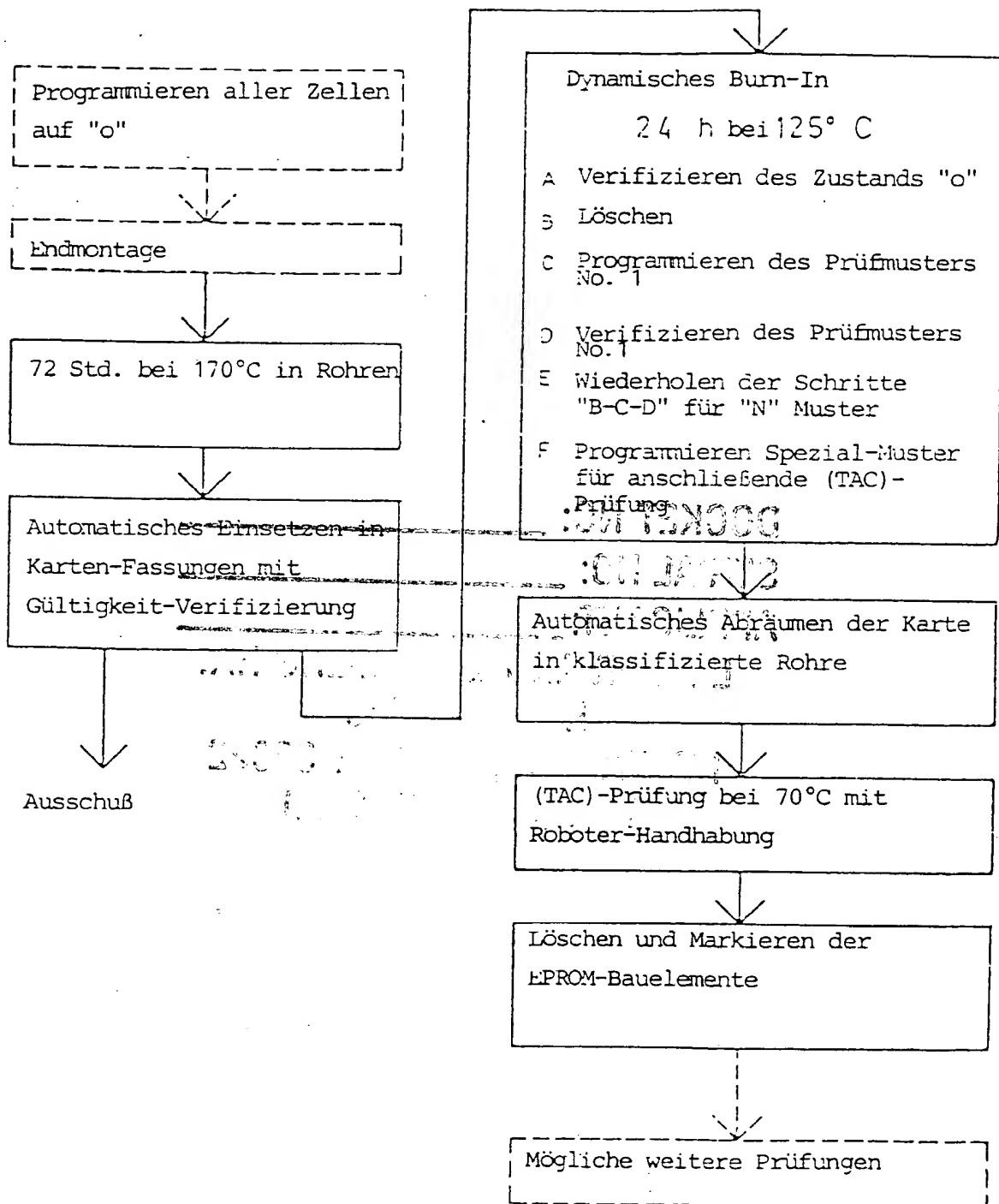


FIG. 7

DOCKET NO: MUH 11618

SERIAL NO: \_\_\_\_\_

APPLICANT: Udo Hartmann

LERNER AND GREENBERG P.A.

P.O. BOX 2480

HOLLYWOOD, FLORIDA 33022

TEL. (954) 925-1100